



RESUMEN TESIS DE GRADO

AUTOR(ES)

NOMBRE: (S): OSCAR ANDREY APELLIDOS: QUICENO URREGO

NOMBRE: (S): ALEJANDRA LUISA MARÍA APELLIDOS: TRAVI JOJOA

FACULTAD: DE INGENIERÍAS

PLAN DE ESTUDIOS: INGENIERÍA ELECTRÓNICA

DIRECTOR

NOMBRE(S): ALEXIS ALBERTO

APELLIDOS: RAMÍREZ

TITULO DE LA TESIS: GENERADOR DE ESTÍMULOS DIGITAL POR MEDIO DE LAS FPGA DE LA INSTITUCION UNIVERSITARIA ANTONIO JOSE CAMACHO

RESUMEN

Este proyecto tiene como objetivo principal el diseño e implementación de un generador de estímulos digital por medio de una FPGA para la Institución Universitaria Antonio José Camacho, teniendo en cuenta que se deben seleccionar los parámetros y componentes de hardware necesarios y adecuados, para la implementación del generador de estímulos digital; este generador se desarrolla por medio de lenguaje de descripción de hardware, por último se desarrolla una interfaz de software para un computador personal que permite el control y configuración del generador de estímulos digital.

Palabras Claves: Generador de estímulos, digital, FPGA, interfaz, software, hardware.

CARACTERÍSTICAS:

PAGINAS 93

PLANOS:

ILUSTRACIONES 30

CD-ROM 1

**GENERADOR DE ESTÍMULOS DIGITAL POR MEDIO DE LAS FPGA DE LA
INSTITUCION UNIVERSITARIA ANTONIO JOSE CAMACHO**

**OSCAR ANDREY QUICENO URREGO
ALEJANDRA LUISA MARÍA TRAVI JOJOA**

**UNIVERSIDAD FRANCISCO DE PAULA SANTANDER
FACULTAD DE INGENIERÍAS
PLAN DE ESTUDIOS INGENIERIA ELECTRONICA
SANTIAGO DE CALI
2013**

**GENERADOR DE ESTÍMULOS DIGITAL POR MEDIO DE LAS FPGA DE LA
INSTITUCION UNIVERSITARIA ANTONIO JOSE CAMACHO**

**OSCAR ANDREY QUICENO URREGO
ALEJANDRA LUISA MARÍA TRAVI JOJOA**

**Trabajo de grado presentado como requisito
para optar al título de Ingeniero Electrónico**

**Director
ALEXIS ALBERTO RAMÍREZ
Ing. Electrónico**

**UNIVERSIDAD FRANCISCO DE PAULA SANTANDER
FACULTAD DE INGENIERÍAS
PLAN DE ESTUDIOS INGENIERIA ELECTRONICA
SANTIAGO DE CALI
2013**

**CONVENIO
UNIVERSIDAD FRANCISCO DE PAULA SANTANDER
INSTITUCIÓN UNIVERSITARIA ANTONIO JOSÉ
CAMACHO**

ACTA DE SUSTENTACIÓN PROYECTO DE GRADO 2-2012

El jurado Académico del programa de Ingeniería Electrónica, conformado para la evaluación de la sustentación del proyecto de grado **GENERADOR DE ESTIMULOS DIGITAL POR MEDIO DE LAS FPGA DE LA INSTITUCION UNIVERSITARIA ANTONIO JOSE CAMACHO**, presentado por los estudiantes:


Cédula	Nombre	Calificación en letras	Nota
1114816449	QUICENO URREGO OSCAR ANDREY	<u>TRES PUNTO SIETE</u>	<u>3.7</u>
1144037594	TRAVI JOJOA ALEJANDRA LUISA MARIA	<u>TRES PUNTO SIETE</u>	<u>3.7</u>

Y dirigido por el Ingeniero **ALEXIS RAMIREZ**


Aprueban la sustentación como requisito para optar el título como Ingeniero Electrónico

Firmado en la ciudad de Cali a los 3 días del mes de Noviembre de 2012


ING. SERGIO BASILIO SEPULVEDA
JURADO 1


ING. CARLOS LINO RENGIFO
JURADO 2


JORGE HUMBERTO ERAZO AUX M.Eng
Director Programa Ingeniería Electrónica
Institución Universitaria Antonio José Camacho


ING. DINAEL GUEVARA IBARRA Ph.D
Director Plan estudio Ingeniería Electrónica
Universidad Francisco de Paula Santander

Cuando un sueño se hace realidad no siempre se le atribuye al empeño que pongamos en realizarlo. Detrás de cada sueño siempre hay personas que nos apoyan y que creen en nosotros. Son seres especiales que nos animan a seguir adelante en nuestros proyectos brindándonos, de diferentes maneras, su solidaridad.

*En este documento se conjugan, nuestros conocimientos adquiridos alrededor de nuestra carrera. Gracias a nuestro asesor Alexis que ha logrado compartir su trabajo con el resto del mundo. Hoy hemos podido realizar nuestro mayor anhelo, el diseño del **GENERADOR DE ESTÍMULOS DIGITAL** el cual se pudo realizar gracias a Alexis Ramírez docente con grandes conocimientos en diferentes áreas y quién aportó valiosa información sobre la programación, simulación y ejecución de una FPGA.*

Por último y más importante, más que un agradecimiento, un abrazo muy fuerte a nuestras familias, a nuestros padres un beso cariñoso, a nuestros hermanos, dándonos el estímulo necesario ofreciéndonos todas las facilidades para que nuestros sueños hayan podido formar parte de la realidad.

Ha estos seres que llevamos dentro de nuestros corazones por no dejarnos caer, por darnos la mano en los momentos más difíciles, por que nos dieron su invaluable ayuda nada de esto hubiese sido posible sin ustedes en especial por la paciencia que nos ha tenido durante todo este proceso. A ellos nuestros más profundo agradecimiento.

Agradecemos de todo corazón a todas las personas que ha sabido darle una invaluable proyección a nuestras carreras.

OSCAR Y ALEJANDRA

CONTENIDO

	pág.
INTRODUCCIÓN	12
1. BASES DEL DISEÑO DIGITAL	14
1.1 DISEÑO DIGITAL	14
1.2 VHDL	16
1.2.1 Formas de describir un circuito	18
1.2.2 Secuencia del diseño	19
1.3 FPGA	20
1.4 INTERFAZ GRÁFICA	25
2. GENERADOR DE ESTÍMULOS	27
2.1 DISEÑO GENERAL	28
2.1.1 Interfaz Gráfica	30
2.1.2 Interfaz Física	30
2.1.3 FPGA	33
3. DISEÑO DIGITAL	35
3.1 BLOQUE RS232	36
3.2 BLOQUE ACTIVACIÓN ESTADOS DE LA SRAM	38
3.3 BLOQUE SRAM	39
3.3.1 Características de una SRAM	40

3.3.2 Estados de una memoria SRAM	40
3.4 BLOQUE CONTADOR, BLOQUE MUX, BLOQUE MUX_22 Y BLOQUE SENAL2	46
4. DISEÑO DEL SOFTWARE	49
4.1 CARACTERÍSTICAS DE LAZARUS	49
4.2 DESCRIPCIÓN DE LAS LIBRERÍAS Y LOS COMPONENTES	51
4.3 REALIZACIÓN DE LA INTERFAZ GRÁFICA	53
5. PRUEBAS Y RESULTADOS	58
6. CONCLUSIONES	68
7. RECOMENDACIONES	70
BIBLIOGRAFÍA	71
ANEXOS	73