



**UNIVERSIDAD FRANCISCO DE PAULA SANTANDER**  
**BIBLIOTECA EDUARDO COTE LAMUS**



## **RESUMEN – TESIS DE GRADO**

AUTORES LUIS FERNANDO OSORIO BLANDON Y ALEX FERNANDO PINILLA  
ESPAÑA

FACULTAD DE INGENIERÍAS

PLAN DE ESTUDIOS INGENIERÍA ELECTRÓNICA

DIRECTOR ALEXANDER PAREJA GONZÁLEZ

TITULO DE LA TESIS DISEÑO DE UN ALGORITMO DE COMPRESIÓN DE  
IMAGEN

### **RESUMEN**

El objetivo de este proyecto fue demostrar que las implementaciones en hardware de un compresor de imagen presentan grandes ventajas en desempeño y velocidad, comparado con los resultados obtenidos en las implementaciones realizadas en un compresor de imagen en software. También se ofrece una descripción de los módulos que interactúan en el algoritmo y el aporte de cada componente al proceso. Para tal objetivo se simuló el algoritmo en VHDL y se hizo el respectivo análisis de los resultados obtenidos.

### **CARACTERÍSTICAS:**

PAGINAS: 112      PLANOS:         ILUSTRACIONES: 37      CD-ROM   1

**DISEÑO DE UN ALGORITMO DE COMPRESIÓN DE IMAGEN**

**LUIS FERNANDO OSORIO BLANDÓN  
ALEX FERNANDO PINILLA ESPAÑA**

**UNIVERSIDAD FRANCISCO DE PAULA SANTANDER  
INSTITUCIÓN UNIVERSITARIA ANTONIO JOSÉ CAMACHO  
FACULTAD DE INGENIERÍAS  
PLAN DE ESTUDIOS INGENIERÍA ELECTRÓNICA  
SANTIAGO DE CALI  
2008**

**DISEÑO DE UN ALGORITMO DE COMPRESIÓN DE IMAGEN**

**LUIS FERNANDO OSORIO BLANDÓN  
ALEX FERNANDO PINILLA ESPAÑA**

**Trabajo de grado presentado como requisito para  
optar al título de Ingeniero Electrónico**

**Director  
ALEXANDER PAREJA GONZÁLEZ  
Ingeniero Electrónico**

**UNIVERSIDAD FRANCISCO DE PAULA SANTANDER  
INSTITUCIÓN UNIVERSITARIA ANTONIO JOSÉ CAMACHO  
FACULTAD DE INGENIERÍAS  
PLAN DE ESTUDIOS INGENIERÍA ELECTRÓNICA  
SANTIAGO DE CALI  
2008**

**CONVENIO**  
**UNIVERSIDAD FRANCISCO DE PAULA SANTANDER**  
**INSTITUCIÓN UNIVERSITARIA ANTONIO JOSÉ CAMACHO**  
**FACULTAD DE INGENIERÍA**

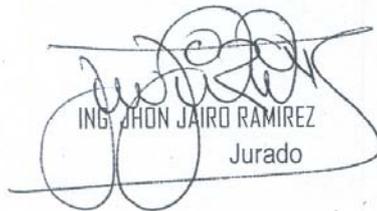
**ACTA DE SUSTENTACIÓN PROYECTO DE GRADO 2-2008**

El Jurado Académico del programa de Ingeniería Electrónica, conformado para la evaluación de la sustentación del Proyecto de grado "DISEÑO DE UN ALGORITMO DE COMPRESIÓN DE IMAGEN", presentado por los estudiantes:

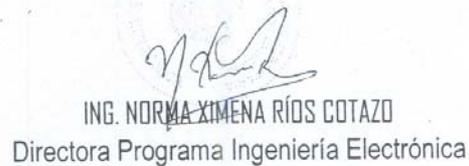
LUÍS FERNANDO OSORIO  
ALEX FERNANDO PINILLA

Aprueban la sustentación como requisito para optar al título de Ingeniero Electrónico.

Nota: 4.3. Cuatro Tres.

  
ING. JHON JAIRO RAMÍREZ  
Jurado

  
ING. ALEXIS ALBERTO RAMÍREZ OROZCO  
Jurado

  
ING. NORMA XIMENA RÍOS COTAZO  
Directora Programa Ingeniería Electrónica

Santiago de Cali, 17 de Octubre de 2008

*A Dios todo poderoso, por darnos este don precioso de la vida y por las bendiciones que recibimos todos los días.*

*A mis padres Arles Osorio y Luz Marina Blandon, por su apoyo permanente e incondicional en todo momento que lo necesito.*

*A mi esposa Yolanda Olaya, por su amor y compañía.*

**LUIS FERNANDO OSORIO BLANDON**

*A mis padres Francisco Pinilla y Alba España por su constante apoyo.*

*A mis hermanos Julieth Pinilla España y Javier Pinilla España por su colaboración y motivación.*

*A mi novia Anyela Valencia, por su constante compañía y amor.*

**ALEX FERNANDO PINILLA ESPAÑA**

## **AGRADECIMIENTOS**

Los autores del proyecto expresan sus agradecimientos a:

Alexander Pareja González, Ingeniero Electrónico y director del proyecto, por sus valiosos aportes, tiempo y amistad.

Rodrigo Martínez y Jairo Panesso Tascon, a quienes en nuestro paso por la institución vimos en permanente lucha por llevar adelante este proyecto llamado UNIAJC, y los exhortamos a seguir adelante.

Toda la comunidad administrativa, docente y estudiantil de la Institución Universitaria Antonio José Camacho (UNIAJC), por ser una institución que la vemos fortalecida prestando un valioso servicio a la comunidad del sur occidente colombiano. A la Universidad Francisco de Paula Santander por permitirnos cerrar este ciclo.

## CONTENIDO

	<b>Pág.</b>
INTRODUCCIÓN	18
1. PROCESAMIENTO DIGITAL DE SEÑALES	21
1.1 DIGITALIZACIÓN DE LA SEÑAL	22
1.1.1 Muestreo	22
1.1.2 Aliasing	24
1.1.3 Cuantificación	25
1.1.4 Codificación	27
1.1.5 Formato de codificación	28
1.1.6 Codificación de las señales compuestas	28
1.1.7 Codificación de componentes	29
1.1.8 Señales codificadas	30
1.2 LA TRANSFORMADA DE FOURIER	31
1.3 TRANSFORMADA WAVELET (WT)	33

1.3.1 Transformada discreta Wavelet (DWT)	34
1.3.2 Transformada discreta Wavelet aplicada a compresión de video	35
1.4 TRANSFORMADA DISCRETA DEL COSENO (DCT)	35
1.5 LA SEÑAL DE VIDEO	40
1.5.1 Formación de la imagen	40
1.5.2 La luminancia	41
1.5.3 La crominancia	42
1.6 ALGORITMOS DE COMPRESIÓN DE IMAGEN Y VIDEO	42
1.6.1 Concepto de imagen digital	43
1.6.2 Almacenamiento de una imagen digital	43
1.6.3 Medidas de compresión	44
1.6.4 Codificación sin pérdidas	45
1.6.5 Codificación con pérdidas	45
1.6.6 Redundancia espacial	46
1.6.7 Redundancia temporal	46

1.6.8 Redundancia psicovisual	46
1.6.9 Codificación	46
2. VHDL LENGUAJE PARA SÍNTESIS Y DESCRIPCIÓN DE CIRCUITOS	51
2.1 EL VHDL	51
2.2 CARACTERÍSTICAS DEL LENGUAJE	51
2.2.1 Descripción textual normalizada	52
2.2.2 Amplio rango de capacidad descriptiva	52
2.3 ELEMENTOS SINTÁCTICOS DEL VHDL	52
2.3.1 Elementos lexiconográficos	53
2.3.2 Expresiones y operadores	55
2.4 OBJETOS DE DATOS	55
2.4.1 Clase constante	55
2.4.2 Clase variable	56
2.4.3 Clase señal	56
2.4.4 Clase archivo	57

2.5 TIPOS DE DATOS	58
2.5.1 Tipos escalares	58
2.5.2 Tipos compuestos	59
2.5.3 Tipos acceso	59
2.5.4 Tipos archivo	59
2.5.5 Subtipos datos	59
2.5.6 Atributos	60
2.6 ESTRUCTURA DEL CÓDIGO	60
2.6.1 Las sentencias declarativas	60
2.6.2 Las sentencias secuenciales	60
2.6.3 Las sentencias concurrentes	60
2.7 DECLARACIÓN DE CONSTANTES, VARIABLES Y SEÑALES	62
2.7.1 Constantes	62
2.7.2 Variables	62
2.7.3 Señales	63

2.7.4 Constantes, señales y variables	63
2.8 DECLARACIÓN DE ENTIDAD Y ARQUITECTURA	64
2.8.1 Declaración de entidad	64
2.8.2 Declaración de arquitectura	66
3. DISEÑO Y SIMULACIÓN	68
3.1 MODELAMIENTO DE LA MEMORIA DE SÓLO LECTURA (ROM)	69
3.2 MODELAMIENTO DE LA UNIDAD DE OPERACIONES	75
3.2.1 Simulación	76
3.3 MODELAMIENTO DEL BLOQUE CUANTIZADOR	80
3.4 MODELAMIENTO DE MEMORIA RAM	84
3.5 MODELAMIENTO DEL BLOQUE ZIGZAG Y CODIFICACIÓN	89
3.5.1 La codificación	90
3.6 MODELAMIENTO DE LA UNIDAD DE CONTROL	93
3.6.1 Valoración del algoritmo	95
3.7 MODELAMIENTO DEL BLOQUE UNIFICADO	97

3.8 OPTIMIZACIÓN DEL ALGORITMO MODELADO	101
4. CONCLUSIONES	107
5. RECOMENDACIONES	110
BIBLIOGRAFÍA	111