



UNIVERSIDAD FRANCISCO DE PAULA SANTANDER
BIBLIOTECA EDUARDO COTE LAMUS



RESUMEN TESIS DE GRADO

AUTOR (ES):

NOMBRE (S): OSCAR LEONARDO

APELLIDOS: SANDOVAL HIGUERA

NOMBRE (S): JAVIER ALEJANDRO

APELLIDOS: BAYONA RODRÍGUEZ

FACULTAD: INGENIERÍA

PLAN DE ESTUDIOS: INGENIERÍA ELECTRÓNICA

DIRECTOR:

NOMBRE (S): JULIÁN

APELLIDOS: FERREIRA JAIMES

TITULO DE LA TESIS: DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA DE RECONOCIMIENTO DE VOZ EN UN DISPOSITIVO FPGA

RESUMEN:

Se seleccionaron las diferentes metodologías para la implementación del dispositivo, con lo cual, se realizó el diseño del sistema para un vocabulario pequeño, utilizando, las herramientas computacionales MATLAB y System Generator para su simulación. Igualmente, se implementó el sistema en el FPGA y se adaptó y probó sobre una aplicación específica, llevando a cabo el control de un robot móvil. Por ultimo, se socializó el desarrollo y los resultados del proyecto a estudiantes cursantes de asignaturas que tratan temas concernientes al propósito del trabajo de grado.

CARACTERÍSTICAS:

PAGINAS: 131

PLANOS:

ILUSTRACIONES:

CD-ROM: 1

DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA DE RECONOCIMIENTO DE
VOZ EN UN DISPOSITIVO FPGA

OSCAR LEONARDO SANDOVAL HIGUERA
JAVIER ALEJANDRO BAYONA RODRÍGUEZ

UNIVERSIDAD FRANCISCO DE PAULA SANTANDER
FACULTAD DE INGENIERÍA
PLAN DE ESTUDIOS DE INGENIERÍA ELECTRÓNICA
SAN JOSÉ DE CÚCUTA
2011

DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA DE RECONOCIMIENTO DE
VOZ EN UN DISPOSITIVO FPGA

OSCAR LEONARDO SANDOVAL HIGUERA
JAVIER ALEJANDRO BAYONA RODRÍGUEZ

Trabajo de grado presentado como requisitos para optar al título de
Ingeniero Electrónico

Director
JULIÁN FERREIRA JAIMES
Magíster en Ingeniería Electrónica

UNIVERSIDAD FRANCISCO DE PAULA SANTANDER
FACULTAD DE INGENIERÍA
PLAN DE ESTUDIOS DE INGENIERÍA ELECTRÓNICA
SAN JOSÉ DE CÚCUTA
2011

ACTA DE SUSTENTACIÓN DE UN TRABAJO DE GRADO

FECHA: Cúcuta, 25 DE MAYO DE 2011

HORA: 10:30 A.M.

LUGAR: SALA 3 CREAD

PLAN DE ESTUDIOS: INGENIERIA ELECTRONICA

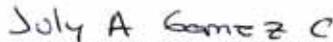
Título de la Tesis: "DISEÑO E IMPLEMENTACION DE UN SISTEMA DE RECONOCIMIENTO DE VOZ EN UN DISPOSITIVO FPGA"

Jurados: Ing. JULY ANDREA GOMEZ CAMPEROS
Ing. MIROSLAVA GETTY REYES PRADA
Ing. JOSE ARMANDO BECERRA VARGAS

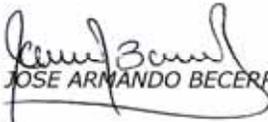
Director: Ing. JULIAN FERREIRA JAIMES

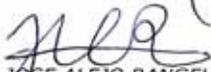
Nombre de los estudiantes	Código	Calificación Letra	Número
OSCAR LEONARDO SANDOVAL HIGUERA	0160978	Cuatro, Dos	4,2
JAVIER ALEJANDRO BAYONA RODRIGUEZ	0161070	Cuatro, Dos	4,2

APROBADA


JULY ANDREA GOMEZ CAMPEROS


MIROSLAVA GETTY REYES PRADA


JOSE ARMANDO BECERRA VARGAS


Vo.Bo JOSE ALEJO RANGEL ROLON
Coordinador Comité Curricular
Ingeniería Electrónica

Martha A

CONTENIDO

	pág.
INTRODUCCIÓN	13
1. DISEÑO E IMPLEMENTACIÓN DE UN SISTEMA DE RECONOCIMIENTO DE VOZ EN UN FPGA	15
1.1 DETERMINACIÓN DE LAS DIFERENTES METODOLOGÍAS PARA EL RECONOCIMIENTO DE VOZ, E IDENTIFICAR Y SELECCIONAR LA MÁS APROPIADA PARA LA IMPLEMENTACIÓN DEL DISPOSITIVO	15
1.2 DISEÑO DEL SISTEMA DE RECONOCIMIENTO DE VOZ	20
1.3 IMPLEMENTACIÓN DEL SISTEMA DE RECONOCIMIENTO DE VOZ EN EL FPGA	67
1.4 ADAPTACIÓN EN EL ROBOT MÓVIL	71
2. CONCLUSIONES	73
3. RECOMENDACIONES	74
BIBLIOGRAFÍA	75
ANEXOS	77